

Compito di Architettura dei Calcolatori - A.A. 2011-12
 Prova di esame del 21 giugno 2012

Istruzioni: Spiegare chiaramente TUTTE le assunzioni che vengono effettuate per chiarire eventuali punti che si ritengono ambigui o non specificati.

1) [10 punti]

Disegnare e discutere gli schemi dell'Unità di Controllo di una CPU in funzione della struttura della Control Word:

- 1 solo campo next-CW nella Control Word
- 2 campi next-CW nella Control Word
- struttura variabile della Control Word

SVOLGIMENTO:

Si veda il cap.17 del libro di testo e dei lucidi presentati a lezione, in particolare i lucidi dalle pagine 15 a 18 comprese.

2) [10 punti]

Siano A, B, C, D quattro valori. Scrivere un programma nel linguaggio Assembly di Virtual CPU che effettua tra i valori B e C l'operazione logica specificata – secondo le modalità descritte più sotto – dal valore di controllo A e scrive il risultato nella cella di memoria di indirizzo D. L'operazione logica da effettuare è:

- AND, se il valore di controllo vale 1,
- OR se vale 2,
- XOR se vale 3

I quattro valori A, B, C, D sono contenuti nelle celle di memoria di indirizzo rispettivamente da 1 a 4.

Commentare il programma scritto spiegandone con adeguato dettaglio la logica seguita, le scelte effettuate e le istruzioni usate

SVOLGIMENTO:

Si decrementa iterativamente il valore di controllo: in funzione del momento in cui il risultato raggiunge il valore 0 viene determinato quale operazione effettuare.

```

0  JMP 5          ; salta alla cella d'inizio del programma
; I DATI del programma, memorizzati in celle che sono usate come variabili di ingresso al programma
1          ; contiene A, cioè il valore di controllo che decide quale operazione effettuare
2          ; contiene B, cioè il valore del primo operando dell'operazione da effettuare
3          ; contiene C, cioè il valore del secondo operando dell'operazione da effettuare
4          ; contiene D, cioè l'indirizzo della cella di memoria in cui scrivere il risultato
; IL PROGRAMMA
5  DEC @1
6  JZ 13         ; era A=1 quindi si salta ad effettuare l'AND
7  DEC @1
8  JZ 17         ; era A=2 quindi si salta ad effettuare l'OR
; qui certamente era A=3 quindi si effettua l'XOR
9  LOAD @2      ; carico il primo operando nell'accumulatore
10 XOR @3       ; effettuo l'XOR col secondo operando
11 JMP 17       ; salto a scrivere il risultato
; qui si effettua l'AND
12 LOAD @2      ; carico il primo operando nell'accumulatore
13 AND @3       ; effettuo l'AND col secondo operando
14 JMP 17       ; salto a scrivere il risultato
; qui si effettua l'OR
15 LOAD @2      ; carico il primo operando nell'accumulatore
16 OR @3        ; effettuo l'OR col secondo operando
17 STORE @@4    ; scrivo il risultato
18 HLT

```

3) [10 punti]

Dato lo schema qua sotto della semplicissima CPU (VS0) disegnare il nuovo schema (se necessario ed utilizzando sempre una struttura interna della CPU basata su comunicazioni dirette) per poter gestire un segnale di interruzione INT che arriva all'unità di controllo. Assumere di avere un registro SP (stack pointer) per la gestione di una zona di memoria con modalità "a pila" ed un registro GI (gestione interruzioni) per l'accesso in modalità indiretta alla routine per la gestione delle interruzioni. Descrivere inoltre, con riferimento a tale nuovo schema:

