Compito di Architettura dei Calcolatori - A.A. 2009-10
Prova di esame del 30 luglio 2010

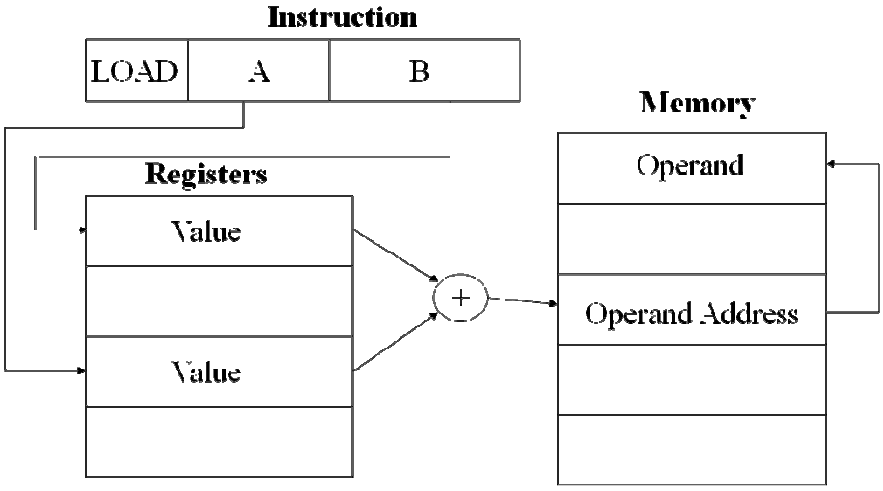
COGNOME: NOME: MATRICOLA:

Istruzioni: Spiegare chiaramente TUTTE le assunzioni che vengono effettuate per chiarire eventuali punti che si ritengono ambigui o non specificati.

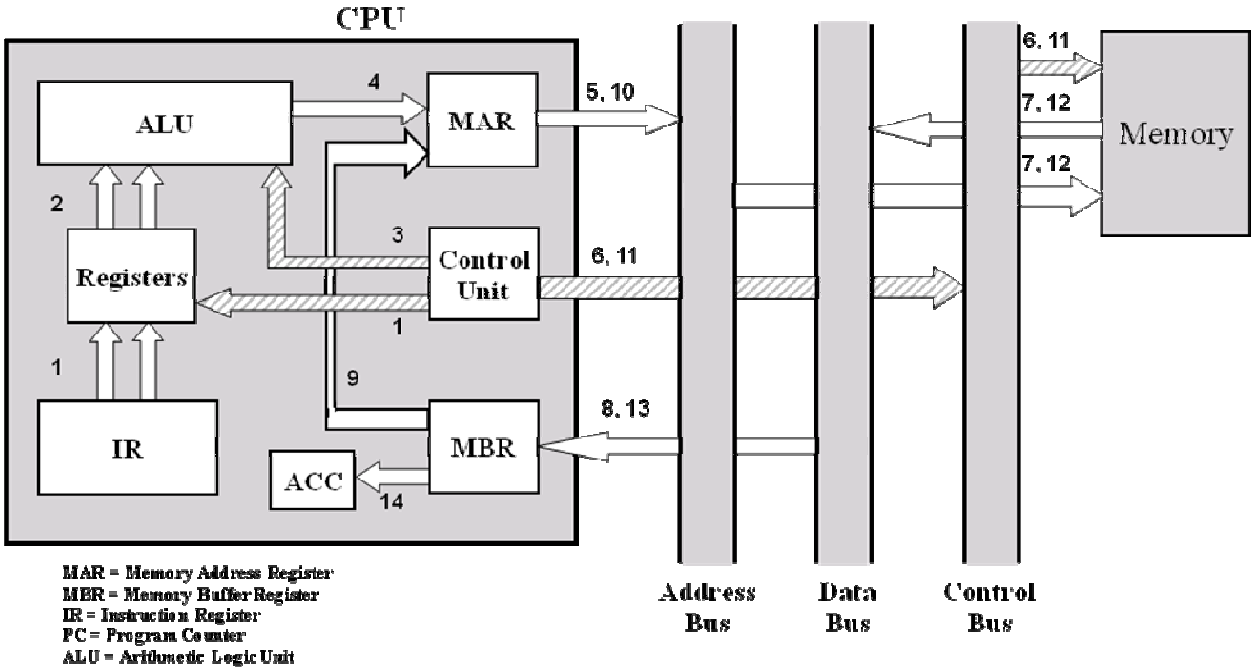
1) [10 punti] Si assuma di avere un'istruzione LOAD A B che effettua il caricamento dell'accumulatore (ACC) utilizzando la seguente modalità di indirizzamento: il valore contenuto nel registro A viene sommato al valore contenuto nel registro B ed il risultato così ottenuto viene successivamente usato per effettuare un indirizzamento indiretto. Disegnare il relativo diagramma di costruzione dell'indirizzo. Disegnare inoltre il diagramma con i flussi dei dati tra le componenti della CPU relativamente a tutte le fasi di esecuzione di tale istruzione (assumere che essa sia interamente contenuta nel Registro Istruzioni). Descrivere e spiegare il diagramma dei flussi dei dati indicando la sequenza temporale con cui i vari flussi avvengono.

SVOLGIMENTO:

Il diagramma di costruzione dell'indirizzo è il seguente



Il diagramma di flusso dei dati è il seguente



dove il significato dei flussi è il seguente:

1. La Control Unit richiede la lettura dei registri selezionati in base ai valori presenti in IR (flusso di controllo e flusso dati)
2. Il contenuto dei registri selezionati viene presentato alla ALU
3. La Control Unit richiede alla ALU di effettuare la somma (flusso di controllo)
4. Il risultato della ALU viene copiato in MAR
5. Il contenuto di MAR viene messo sull'Address Bus
6. La Control Unit richiede alla memoria un'operazione di lettura
7. La Memoria legge l'Address Bus e mette il risultato sul Data Bus
8. Il risultato (cioè l'indirizzo dell'operando) viene copiato in MBR
9. Il contenuto di MBR viene copiato in MAR
10. <come 5>
11. <come 6>
12. <come 7>
13. <come 8> ma adesso il risultato è il valore è l'operando
14. Il contenuto di MBR viene copiato nell'Accumulatore

2) [10 punti] Scrivere un programma nel linguaggio Assembly di Virtual CPU per effettuare la somma di due valori positivi di 48 bit memorizzati ognuno in due celle di memoria consecutive e scrivere il risultato in altre celle di memoria consecutive. Commentare il programma scritto spiegandone la logica e le scelte effettuate sia relativamente a come rappresentare i valori a 48 bit mediante le celle di memoria che si ricorda sono a 24 bit sia relativamente all'organizzazione dell'operazione di somma.

SVOLGIMENTO:

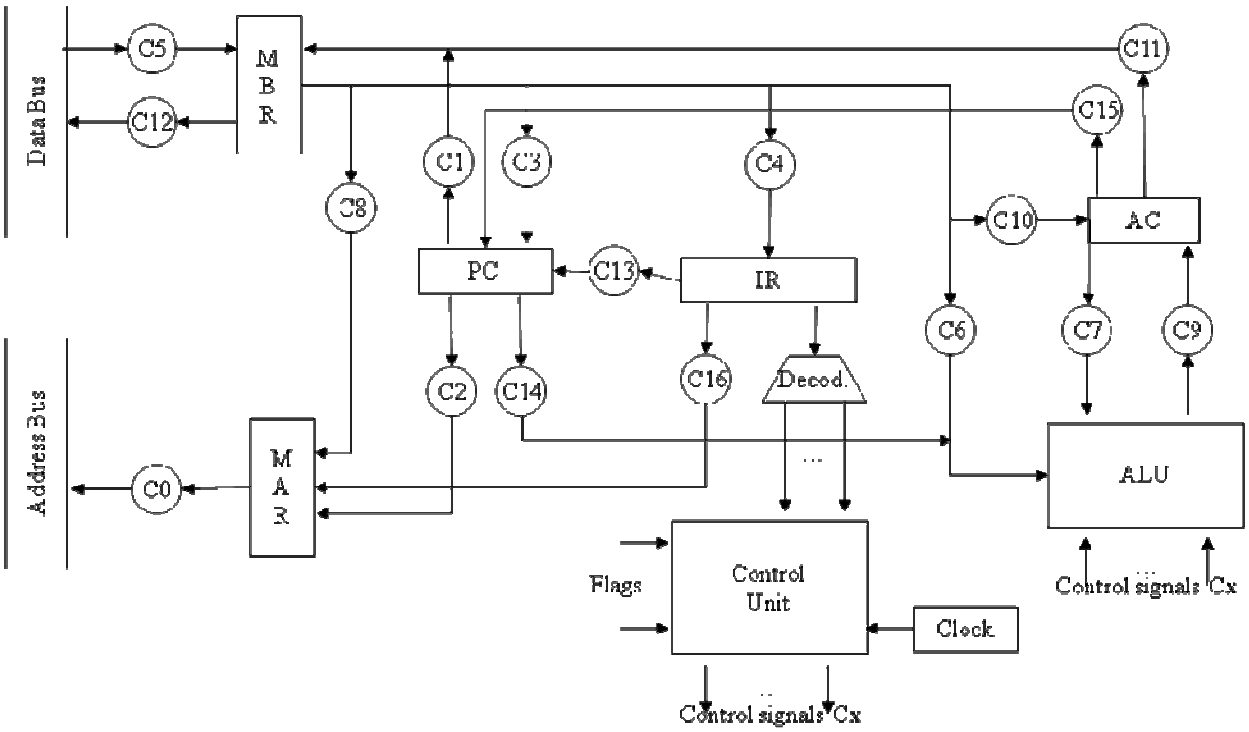
Si riporta lo svolgimento con riferimento all'emulatore di vCPU (ENIAC). Si assume per semplicità di gestione che i valori positivi sono rappresentati con una codifica **non complementata** che utilizza tutti e 24 i bit delle celle di memoria. Allora non ci sono problemi di overflow della rappresentazione e l'unica difficoltà è gestire correttamente l'eventuale riporto derivante dalla somma delle due parti meno significative dei valori. Si ricorda che nella somma di due cifre con l'eventuale riporto proveniente dalla somma delle due cifre immediatamente meno significative ***o*** viene generato un riporto dalla sola somma delle due cifre ***o*** viene generato un riporto dalla somma dell'eventuale riporto precedente con la somma delle due cifre date, ma ***non*** possono accadere entrambe le cose. Esempio del primo caso: 9+9 col riporto di 0 dà 8 col riporto di 1, ma 9+9 col riporto di 1 dà 9 sempre col riporto di 1. Esempi del secondo caso: 5+4 col riporto di 0 dà 9 col riporto di 0, mentre 5+4 col riporto di 1 dà 0 col riporto di 1; 9+0 col riporto di 0 dà 9 col riporto di 0, mentre 9+0 col riporto di 1 dà 0 col riporto di 1.

```
0    JMP 8          ; salta alla cella d'inizio del programma
; I DATI del programma, memorizzati in celle che sono usate come variabili di ingresso al programma
1                   ; contiene la parte MENO significativa del PRIMO valore (LSB_1)
2                   ; contiene la parte PIU' significativa del PRIMO valore (MSB_1)
3                   ; contiene la parte MENO significativa del SECONDO valore (LSB_2)
4                   ; contiene la parte PIU' significativa del SECONDO valore (MSB_2)
5                   ; contiene la parte MENO significativa del RISULTATO
6                   ; contiene la parte PIU' significativa del RISULTATO, a parte l'eventuale bit
;                       più significativo derivante da un riporto
7                   ; contiene l'eventuale bit più significativo del RISULTATO
; IL PROGRAMMA
; ci si assicura che le celle usate per gestire gli eventuali riporti siano inizializzate a 0
8    LOAD 0         ; si carica il valore 0 nell'accumulatore
9    STORE @7       ; lo si scrive nella cella 7
10   STORE BX       ; lo si scrive nel registro BX
; si sommano le parti MENO significative di PRIMO e SECONDO e si scrive il risultato
11   LOAD @1        ; si carica LSB_1 nell'accumulatore
12   ADD @3         ; si addiziona all'accumulatore LSB_2
13   STORE @5       ; si scrive LSB_1+LSB_2 nella cella LSB del RISULTATO
; questa STORE non ha alterato il valore del bit di riporto della ADD che la precede
14   JNC 17         ; se non c'è bit di riporto (CA=0) effettuando LSB_1+LSB_2 si prosegue
; c'è stato il riporto effettuando LSB_1+LSB_2 e lo memorizziamo in BX
15   LOAD 1         ; si carica il valore 1 nell'accumulatore
16   STORE BX       ; si memorizza 1 in BX
; si sommano le parti PIU' significative di PRIMO e SECONDO
17   LOAD @2        ; si carica MSB_1 nell'accumulatore
18   ADD @4         ; si addiziona all'accumulatore MSB_2
19   JNC 21         ; se non c'è bit di riporto (CA=0) effettuando MSB_1+MSB_2 si salta a gestire
;                       l'eventuale bit di riporto risultante da LSB_1+LSB_2
20   INC @7         ; c'è stato il riporto effettuando MSB_1+MSB_2 e si scrive nel risultato
21   ADD BX         ; si addiziona a MSB_1+MSB_2 l'eventuale bit di riporto risultante da LSB_1+LSB_2
22   JNC 24         ; se non c'è bit di riporto dall'eventuale riporto da LSB_1+LSB_2 si prosegue
23   INC @7         ; c'è stato il riporto sommando a MSB_1+MSB_2 il bit di riporto da LSB_1+LSB_2
;                       e si scrive nel risultato
```

```
24   STORE @6      ; si scrive il valore definitivo di MSB_1+MSB_2
25   HLT
```

3) [10 punti] Dato lo schema della semplicissima CPU (VS0) sotto disegnato descrivere la sequenza delle micro-operazioni che vengono eseguite, successivamente al prelevamento dell'istruzione stessa e dei suoi operandi, per l'esecuzione di una ipotetica istruzione SUM X che somma il contenuto della cella di memoria di indirizzo X e dell'Accumulatore e memorizza il risultato nella stessa cella di memoria di indirizzo X,

a. indicando quali sono i segnali di controllo da attivare ad ogni micro-operazione
b. spiegando la funzione di ogni segnale di controllo da attivare
c. giustificando perché le operazioni elementari sono raggruppate nelle micro-operazioni descritte



SVOLGIMENTO:

Si veda il cap.16 del libro di testo e dei lucidi presentati a lezione, in particolare i lucidi alle pagine 14 e 29. In quest'ultima pagina fare attenzione perché il contatore dei cicli di clock viene erroneamente tenuto fermo a t_2 invece di essere incrementato a t_3 e poi t_4.